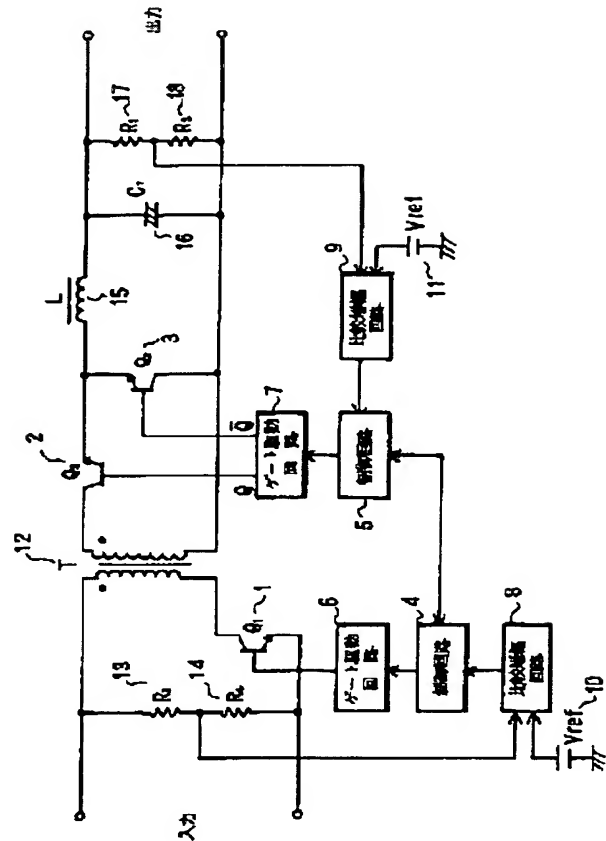


Patent Abstracts of Japan

TITLE : SYNCHRONOUS RECTIFICATION
TYPE CONVERTER USING
PWM-CONTROL, AND
SOFT-SWITCHING METHOD
THEREFOR



CONSTITUTION: A converter is configured using a control circuit 4 for controlling a semiconductor switching element 1 provided on the primary side of a transformer 12 and using a control circuit 5 for ON/OFF-controlling alternately semiconductor switching elements 2, 3 provided on the secondary side of the transformer 12. The oscillation periods of the control circuits 4, 5 are synchronized with each other, and moreover, the ON-time of the semiconductor switching element 2 is so adjusted as to be completed within the ON-time of the semiconductor switching element 1.

BNSDOCID <JP 406327244A AJ >

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平6-327244

(43) 公開日 平成6年(1994)11月25日

(51) Int.Cl.⁵

H 0 2 M 3/28

識別記号

庁内整理番号

F I

技術表示箇所

F 8726-5H

H 8726-5H

P 8726-5H

審査請求 未請求 請求項の数 2 F D (全 6 頁)

(21) 出願番号

特願平5-132889

(22) 出願日

平成5年(1993)5月11日

(71) 出願人

000004248

日本電気精器株式会社

東京都台東区上野1丁目10番12号

(72) 発明者

篠崎 邦雄

東京都台東区上野1丁目10番12号 日本電

気精器株式会社内

(72) 発明者

清水 芳文

東京都台東区上野1丁目10番12号 日本電

気精器株式会社内

(74) 代理人

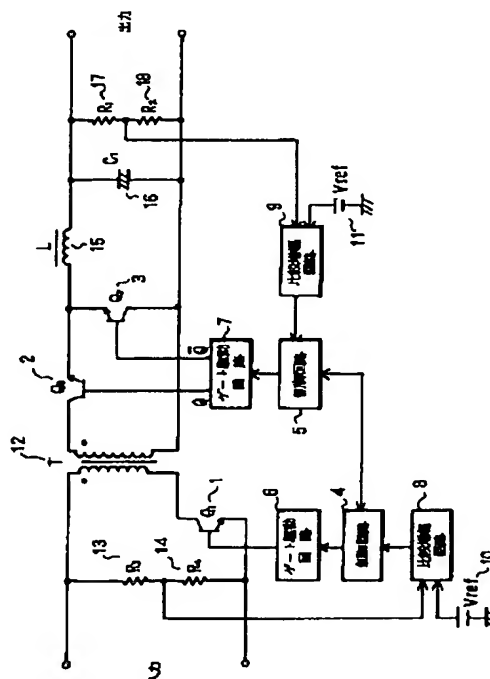
弁理士 増田 竹夫

(54) 【発明の名称】 PWM制御による同期整流コンバータおよびそのソフトスイッチング方法

(57) 【要約】

【目的】 変換効率が高くソフトスイッチングが可能な同期整流コンバータを実現させる。

【構成】 トランス12の1次側に設けた半導体スイッチング素子1を制御する制御回路4と、2次側に設けた半導体スイッチング素子2と3を交互にオン/オフ制御する制御回路5とによって構成し、制御回路4と5の発振周期を同期させておくと共に、半導体スイッチング素子1のオン時間内に半導体スイッチング素子2のオン時間が終了するように調整した。



【特許請求の範囲】

【請求項1】 トランスの1次側回路に設けた半導体スイッチング素子(1)をパルス駆動する制御回路(4)を設けると共に、

前記トランスの2次側コイルの一端にコレクタ端子を接続した半導体スイッチング素子(2)と、前記2次側コイルの他端にコレクタ端子を接続した半導体スイッチング素子(3)とのそれぞれのエミッタ端子を接続して2次出力回路の整流回路を構成し、前記2次出力回路に設けた電圧検出回路からの検出信号に基づいて2つの半導体スイッチング素子(2)と(3)を交互にオン/オフ制御する制御回路(5)を設け、

前記制御回路(4)と(5)の発振周期を同期させておくと共に、2次出力電圧に対応して半導体スイッチング素子(2)のオン時間を制御回路(5)によってPWM制御することを特徴とする同期整流コンバータ。

【請求項2】 半導体スイッチング素子(1)のオン時間内において半導体スイッチング素子(2)のオン時間が終了するように制御回路(4)と(5)から出力されるゲートパルスを設定し、前記制御回路(4)による半導体スイッチング素子(1)のスイッチングにおける電流と電圧の重なりをなくしたことを特徴とする請求項1に記載のPWM制御による同期整流コンバータのソフトスイッチング方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 この発明は、OA機器や通信機器等において使用されている直流電源装置を構成するコンバータに関するものである。

【0002】

【従来の技術】 従来技術による絶縁形コンバータの1例は図3に示す通りであり、1次回路に設けてある半導体スイッチング素子101は、2次回路に設けてある電圧検出回路からの検出信号を入力する制御回路102によりゲート駆動回路103を介してPWM制御される。半導体スイッチング素子101のオン/オフに同期して2次側のダイオード107と108が交互にオン/オフ動作し、直流変換された出力を平滑回路を構成するリアクトル109とコンデンサ110を介して送出する。

【0003】

【発明が解決しようとする課題】 上述した従来方式の同期整流回路においては、2次出力回路は半導体スイッチング素子による整流機能のみであって、2次出力電圧を安定化させるPWM制御は1次側に設けた半導体スイッチング素子によって行っている為、スイッチング損失が発生するばかりでなく、スイッチング・ノイズも大きかった。この発明は、上述した従来技術の欠点を解消するためになされたものであって、2次出力回路における半導体スイッチング素子に整流機能とPWM制御機能を付与すると共にソフトスイッチングを実現しようとするもの

のである。

【0004】

【課題を解決するための手段】 この発明によるPWM制御による同期整流コンバータおよびそのソフトスイッチング方法は、1次側回路に設けた半導体スイッチング素子1を例えば1次側回路に設けた電圧検出回路からの検出信号に基づいてPWM制御する制御回路4にてパルス駆動し(電圧検出をしないパルス駆動の場合もある)、トランスの2次側コイルにそれぞれ接続して構成した2つの半導体スイッチング素子2と3よりなる整流回路を交互にオン/オフ制御する制御回路5を設け、前記2つの制御回路4と5の発振周期を同期させておくと共に半導体スイッチング素子1のオン時間内において半導体スイッチング素子2のオン時間が終了するようにそれぞれのゲートパルスを設定しておき、2次出力電圧をPWM制御すると同時にソフトスイッチングを行うものである。

【0005】

【作用】 1次側の半導体スイッチング素子1がオンした後で2次側の半導体スイッチング素子2をオンさせ、続いて、2次側の半導体スイッチング素子2がオフとなった後で1次側の半導体スイッチング素子1をオフとする。この結果、1次側の半導体スイッチング素子1によるスイッチングにおいては電圧と電流の重なりが発生せず、ソフトスイッチングを実現できる。

【0006】

【実施例】 以下、この発明の実施例を図面を参照しながら説明する。図1はこの発明によるPWM制御による同期整流コンバータの回路構成を示すブロック図である。

図1において、トランス12の1次側には半導体スイッチング素子1が設けられており、また、1次側回路に設けてある分圧抵抗13と14からの検出電圧は比較増幅回路8において基準電圧10と比較される。この比較増幅回路8の検出信号は制御回路4に入力され、ゲート駆動回路6を介して半導体スイッチング素子1をPWM制御する。

【0007】 トランス12の2次側コイルの一端にコレクタ端子を接続した半導体スイッチング素子2と、前記2次側コイルの他端にコレクタ端子を接続した半導体スイッチング素子3とのそれぞれのエミッタ端子を接続して2次出力回路の整流回路を構成しており、リアクタ15とコンデンサ16より成る平滑回路を介して直流電力を送出する。また、2次出力回路に設けられた分圧抵抗17と18の検出電圧は比較増幅回路9に入力して基準電圧11と比較され、この比較増幅回路9の検出信号は制御回路5へ入力してゲート駆動回路7を介して半導体スイッチング素子2と3をPWM制御する。なお、このゲート駆動回路から出力されるゲートパルスは半導体スイッチング素子2と3を交互にオン/オフ制御するものであり、2つの制御回路4と5における発振周期は同期

させておく。

【0008】次に、この発明によるPWM制御による同期整流コンバータによるソフトスイッチング方法を図2によって説明する。図2は半導体スイッチング素子1, 2, 3の動作状況を示す波形図であって、三角形搬送波に1次回路の電圧検出回路から検出した信号波と2次出力回路の電圧検出回路から検出した信号波を重ねさせたものである。トランス12の1次側コイルと2次側コイルの巻線比を調整することにより、1次回路からの検出電圧信号波のレベルが2次出力回路からの検出電圧信号波のレベルより低くなるように設定しておく、半導体スイッチング素子1（スイッチQ₁という）のゲートパルスのオン時間は半導体スイッチング素子2（スイッチQ₂という）のゲートパルスのオン時間より長くなる。即ち、スイッチQ₁のゲートパルスがオンとなった後でスイッチQ₂のゲートパルスを立上げ、スイッチQ₂のゲートパルスがオフとなった後でスイッチQ₁のゲートパルスをオフさせる。この結果、スイッチQ₂のオン時間に同期してスイッチQ₁にも電流が流れるので、この電流とスイッチQ₁の両端電圧との重なりは発生せず、ソフトスイッチングを実現できる。また、スイッチQ₂がオン期間中に2次出力回路にはスイッチQ₂電流が流れ、スイッチQ₂がオフ期間中は半導体スイッチング素子3（スイッチQ₃という）を介してスイッチQ₃電流が流れる。スイッチQ₂とスイッチQ₃を流れる電流は合成されて2次出力電流となり、平滑回路を介して出力される。

【0009】

【発明の効果】以上説明したように、この発明によるP

WM制御による同期整流コンバータおよびそのソフトスイッチング方法は、1次側に設けてある半導体スイッチング素子1と同様な2つの半導体スイッチング素子2と3を2次出力回路に設けて整流回路を構成し、1次側の半導体スイッチング素子1を制御する制御回路4と2次側の2つの半導体スイッチング素子2と3を交互にオン／オフ制御する制御回路5との発振周期を同期させておくと共に、1次側の半導体スイッチング素子1のオン時間内において2次側の半導体スイッチング素子2のオン時間を終了させるように制御回路4と5のゲートパルスを調整したものである。従って、簡単な回路構成によって同期整流ソフトスイッチングを実現できるので、損失及びノイズが少ない変換効率の高い制御特性に優れたコンバータを構成できる。また、この発明により同期整流とソフトスイッチングの多出力コンバータを構成することは容易であり、回路構成が簡単で変換効率のよい多出力コンバータを実現できる。

【図面の簡単な説明】

【図1】この発明によるPWM制御による同期整流コンバータのブロック図。

【図2】波形図。

【図3】従来の絶縁形コンバータのブロック図。

【符号の説明】

1, 2, 3 半導体スイッチング素子

4, 5 制御回路

6, 7 ゲート駆動回路

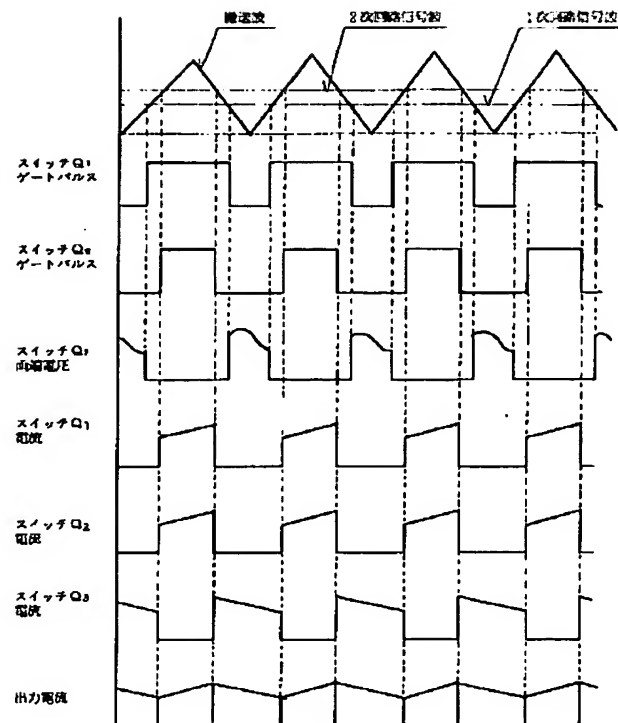
8, 9 比較増幅回路

12 トランス

13, 14, 17, 18 分圧抵抗

[illegible]

【図2】



【図3】

